



RECEIVED

JUN 01 2002

2621

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE
Customer Center 2600

Applicant(s): Yuan-Ku Lan)
Serial No.: 10/086,928)
Filed: February 28, 2002) Our Ref: B-4514 619559-4
For: "METHOD OF CHECKING OVERLAP)
ACCURACY OF PATTERNS ON FOUR) Date: June 17, 2002
STACKED SEMICONDUCTOR LAYERS")

CLAIM TO PRIORITY UNDER 35 U.S.C. 119

Honorable Commissioner of Patents and Trademarks
Washington, D.C. 20231

Sir:

Applicant hereby makes a right of priority claim under 35 U.S.C. 119 for the benefit of the filing date(s) of the following corresponding foreign application(s):

<u>COUNTRY</u>	<u>FILING DATE</u>	<u>SERIAL NUMBER</u>
TAIWAN, R.O.C.	4 September 2001	90121880

A certified copy of each of the above-noted patent applications was filed with the Parent Application
No. _____.

To support applicant's claim, a certified copy of the above-identified foreign patent application is enclosed herewith.

The priority document will be forwarded to the Patent Office when required or prior to issuance.

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first-class mail in an envelope addressed to the "Commissioner of Patents and Trademarks, Washington, D.C. 20231", on June 17, 2002 by Courtney Comstock.

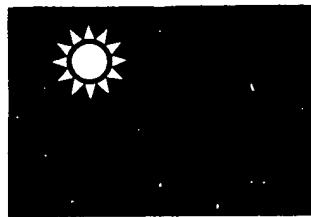
C. Comstock

Respectfully submitted,

Richard P. Berg
Attorney for Applicant
Reg. No. 28,145

LADAS & PARRY
5670 Wilshire Boulevard
Suite 2100
Los Angeles, CA 90036
Telephone: (323) 934-2300
Telefax: (323) 934-0202

BEST AVAILABLE COPY



10/086-9203

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified here

申請日：西元 2001 年 09 月 04 日
Application Date

申請案號：090121880
Application No.

申請人：南亞科技股份有限公司
Applicant(s)

RECEIVED
2002/01/01

局長
Director General

陳明邦

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文日期：西元 2002 年 3 月 14 日
Issue Date

發文字號：09111003675
Serial No.

申請日期：	案號：
-------	-----

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	監視四層半導體層上曝光圖案精確度的方法
	英文	

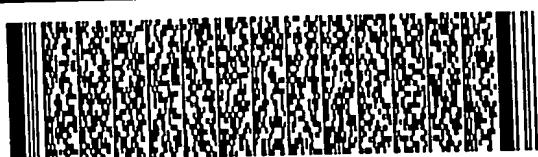
二、 發明人	姓 名 (中文)	1. 藍元谷
	姓 名 (英文)	1. Yuan-Ku Lan

二、 發明人	國 籍	1. 中華民國
	住、居所	1. 台北縣板橋市振興里4鄰中山路二段443巷72號7樓

三、 申請人	姓 名 (名稱) (中文)	1. 南亞科技股份有限公司
	姓 名 (名稱) (英文)	1.

三、 申請人	國 籍	1. 中華民國
	住、居所 (事務所)	1. 桃園縣蘆竹鄉南崁路一段336號

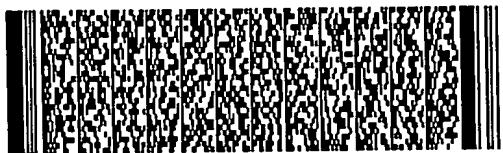
三、 申請人	代表人 姓 名 (中文)	1. 王永慶
	代表人 姓 名 (英文)	1.



四、中文發明摘要 (發明之名稱：監視四層半導體層上曝光圖案精確度的方法)

一種監視四層半導體層上曝光圖案精確度的方法，分別於四層半導體層中形成標記圖案以及量測此等標記圖案之重疊誤差。因此，利用此方法形成第四半導體層之曝光圖案於第一維方向上與第一半導體層之曝光圖案係對準的，以及第四半導體層之曝光圖案於垂直於上述第一維方向上與第二半導體層及第三半導體層之曝光圖案係對準的。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

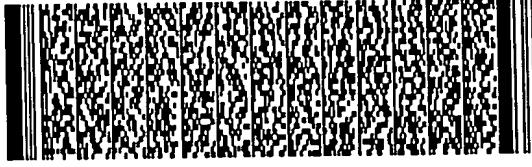
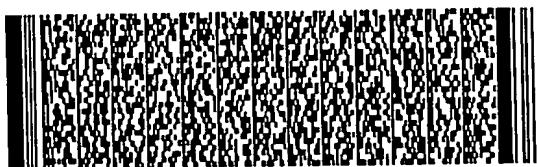
發明領域：

本發明係有關於一種監視四層半導體層上曝光圖案精確度的方法，更特別係有關於利用此方法，分別於四層半導體層中形成標記圖案以及量測此等標記圖案之重疊誤差。

習知技術說明：

於半導體製程過程中，藉由沉積、曝光、顯影等步驟，形成複數半導體層的積體電路。

第1A圖係概要顯示一晶圓之上視圖，其中於晶圓之切割道上形成複數重疊的標記圖案。此等複數的標記圖案概略形成十字型排列，用以於二維方向量測前一半導體層與後一半導體層之曝光圖案之重疊誤差。第1B圖係顯示利用習知的對準光罩圖案形成的曝光圖案。如第1B圖所示，一第一標記圖案12係形成於一第一半導體層10上，且一第二標記圖案22係形成於一第二半導體層20上；其中第二標記圖案22係用以與第一標記圖案12對準。當第二標記圖案22與第一標記圖案12對準時，於上述第一半導體層10上的曝光圖案大體與上述第二半導體層20上的曝光圖案對準。如第1B圖所示，一第一標記圖案12係形成於一第一半導體層10上，且一第三標記圖案32係形成於一第三半導體層30上；其中第三標記圖案32係用以與第一標記圖案12對準。當第二標記圖案22與第一標記圖案12對準時，於上述第一半導體層10上的曝光圖案大體與上述第二半導體層20上的曝光圖案對準。



五、發明說明 (2)

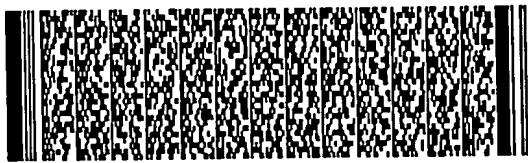
參考第1B圖，一第四標記圖案42a與42b形成於一第四半導體層40上；其中一第四標記圖案42a用以與第一半導體層10之第一標記圖案12於Y方向對準，且另一第四標記圖案42b用以與第二半導體層20之第二標記圖案22於X方向對準。

然而，於習知技術中具有第三半導體層30與第四半導體40之曝光圖案於X方向無法對準的缺點。於習知技術中，係假設第三半導體30之第三標記圖案32與第二半導體層20之第二標記圖案22於X方向具有相同的對準，推論當第四半導體層40之第四標記圖案42b與第二半導體層20之第二標記圖案22於X方向對準後，第四半導體層40之曝光圖案應與第三半導體層30之曝光圖案於X方向對準。然而，第三半導體層30之第三標記圖案32未與第二半導體層20之第二標記圖案22於X方向對準。因此，第四半導體層40之曝光圖案將與第三半導體層30之曝光圖案於X方向產生錯位。

發明概要：

有鑑於此，本發明為了解決上述缺點提出一種監視四層半導體層上曝光圖案精確度的方法。利用此方法形成第四半導體層之曝光圖案於一第一維方向上與第一半導體層之曝光圖案係對準的，以及第四半導體層之曝光圖案於垂直於上述第一維方向上與第二半導體層及第三半導體層之曝光圖案係對準的。

本發明之一目的在於提供一種監視四層半導體層上曝

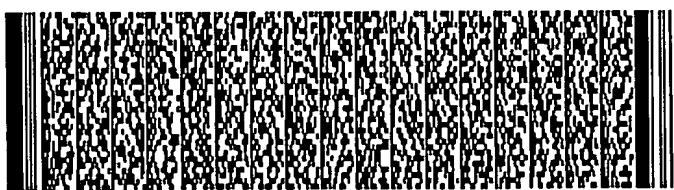


五、發明說明 (3)

光圖案精確度的方法，其包括下列步驟：依序於一第一半導體層上形成一第一標記圖案、於上述第二半導體層上形成一第二標記圖案、於上述第三半導體層上形成一第三標記圖案及於上述第四半導體層上形成一第四標記圖案，其中上述第一標記圖案、第二標記圖案與第三標記圖案重疊形成包圍上述第四標記圖案的第一矩型框，且第一標記圖案位於此第一矩形框之一平行對邊上，第二標記圖案與第三標記圖案形成此第一矩形框之另一平行對邊；於一維方向上，量測上述第四標記圖案與上述第一標記圖案之中心位置；以及於垂直於上述第一維方向，量測上述第四標記圖案與上述第二標記圖案及第三標記圖案之中心位置。

本發明之一特徵在於，於一第一半導體層形成平行的複數第一線型圖案、於一第二半導體層形成一第二線型圖案、於一第三半導體層形成一第三線型圖案以及於一第四半導體層形成具有一第二矩形框的第四線型圖案。其中，上述第二線型圖案平行於上述第三線型圖案；且上述第一線型圖案、第二線型圖案及第三線型圖案重疊形成上述第一矩形框，以便包圍上述第四線型圖案。

本發明之另一特徵在於，於一第一半導體層形成二對平行的第一線型圖案、於一第二半導體層形成一對平行的第二線型圖案、於一第三半導體層形成一對平行的第三線型圖案以及於一第四半導體層形成具有一第二矩形框的第四線型圖案。其中，上述第二線型圖案之間距小於上述第



五、發明說明 (4)

三線型圖案之間距；且上述第一線型圖案、第二線型圖案及第三線型圖案排列成上述第一矩形框，以便包圍上述第四線型圖案。

本發明之一優點在於，第四半導體層的曝光圖案於第一維方向上與第一半導體層的曝光圖案係對準的；且第四半導體層的曝光圖案於垂直上述第一維方向上，與第二半導體層及第三半導體層之曝光圖案係對準的。

圖式簡單說明：

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一實施例，並配合附加圖式，作詳細說明如下：

第1A圖係概要顯示一晶圓之上視圖，其中於晶圓之切割道上形成複數重疊的標記圖案；

第1B圖係顯示利用習知的對準光罩圖案形成的曝光圖案；

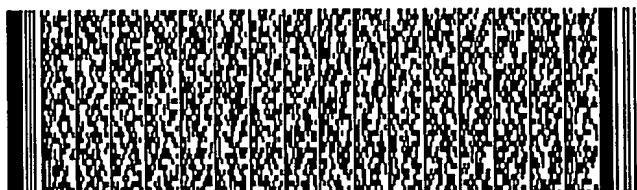
第2A圖係顯示本發明第一實施例，於一第一半導體層上形成之第一標記圖案；

第2B圖係顯示本發明第一實施例，於一第二半導體層上形成之第二標記圖案；

第2C圖係顯示本發明第一實施例，於一第三半導體層上形成之第三標記圖案；

第2D圖係顯示本發明第一實施例，於一第四半導體層上形成之第四標記圖案；

第3A圖係顯示本發明第二實施例，於一第一半導體層



五、發明說明 (5)

上形成之第一標記圖案；

第3B圖係顯示本發明第二實施例，於一第二半導體層上形成之第二標記圖案；

第3C圖係顯示本發明第二實施例，於一第三半導體層上形成之第三標記圖案；

第3D圖係顯示本發明第二實施例，於一第四半導體層上形成之第四標記圖案；

第4A圖係顯示本發明第一實施例之一種變化；

第4B圖係顯示本發明第一實施例之另一種變化；

第4C圖係顯示本發明第一實施例之再一種變化；

第4D圖係顯示本發明第二實施例之另一種變化。

符號說明：

10~ 第一半導體層；	12~ 第一標記圖案；
20~ 第二半導體層；	22~ 第二標記圖案；
30~ 第三半導體層；	32~ 第三標記圖案；
40~ 第四半導體層；	42a、42b~ 第四標記圖案；
100~ 第一半導體層；	110~ 第一標記圖案；
110a、110b~ 第一線型圖案；	
200~ 第二半導體層；	220~ 第二標記圖案；
300~ 第三半導體層；	330~ 第三標記圖案；
400~ 第四半導體層；	440~ 第四標記圖案；
500~ 第一矩形框；	510~ 第一平行對邊；
520~ 第二平行對邊；	600~ 第二矩形框。

實施例說明：



五、發明說明 (6)

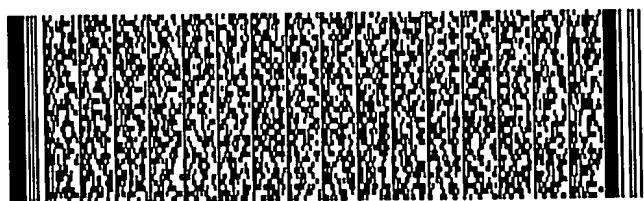
[第一實施例]

第2A圖係顯示於一第一半導體層上形成之第一標記圖案。如第2A圖所示，第一標記圖案110包括兩對互相平行的第一線型圖案110a、110b。上述第一標記圖案110係使用具有兩對互相平行的直線的第一光罩圖案，藉由曝光、顯影於一第一半導體層100上形成。

接著，第2B圖係顯示於一第二半導體層上形成之第二標記圖案。如第2B圖所示，第二標記圖案包括一對平行的第二線型圖案220。上述第二標記圖案220係使用具有一對平行的直線的第二光罩圖案，藉由曝光、顯影於一第二半導體層200上形成。

接著，第2C圖係顯示於一第三半導體層上形成之第三標記圖案。如第2C圖所示，第三標記圖案包括一對平行的第三線型圖案330。上述第三標記圖案330係使用具有一對平行的直線的第三光罩圖案，藉由曝光、顯影於一第三半導體層300上形成。

如第2C圖所示，上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成一第一矩形框500，且第一標記圖案110位於此第一矩形框500之一第一平行對邊510上，第二標記圖案220與第三標記圖案330形成此第一矩形框500之一第二平行對邊520。其中，上述第三線型圖案330重疊於上述第二線型圖案220之外側，且上述第三線型圖案330之間距大於上述第二線型圖案220之間距。因此，上述第二線型圖案220位於上述第二平行對邊520之內



五、發明說明 (7)

側；且上述第三線型圖案330位於上述第二平行對邊520之外側。

接著，第2D圖係顯示於一第四半導體層上形成之第四標記圖案。如第2D圖所示，第四標記圖案包括排列成一第二矩形框600的一第四標記圖案440。上述第四標記圖案440係使用排列成矩形的四直線的一第四光罩圖案，藉由曝光、顯影於一第四半導體層400上形成。如第2D圖所示，上述第四標記圖案440重疊排列於上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成的第一矩形框500的內部。

接著，進行對準掃描(overlay scan)量測第一半導體層、第二半導體層、第三半導體層與第四半導體層中的曝光圖案是否對準。參考第2D圖，第一半導體層100之第一標記圖案110於一第一維方向(即y座標軸方向)具有一中心位置Y0。重疊的第四半導體層400之第四標記圖案440藉由對準掃描量測得y軸方向的位置Y1。當Y1值與Y0值於誤差範圍內，表示第四半導體層之曝光圖案與第一半導體層於第一維方向上係對準的。

接著，藉由對準掃描量測第二半導體層之第二標記圖案與第三半導體層之第三標記圖案之中心位置。首先，量測上述第二平行對邊520之一側邊，也就是位於第二維方向的一側邊，獲得具有第二線型圖案220與第三線型圖案330之此側邊之一第一平均位置X01。接著，量測上述第二平行對邊520之另一側邊，獲得具有第二線型圖案220與第



五、發明說明 (8)

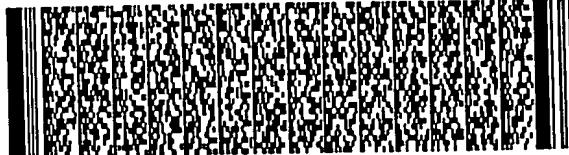
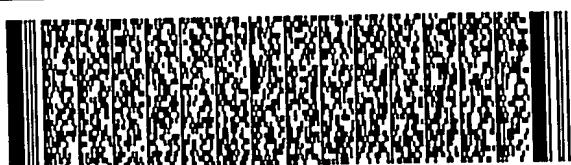
三線型圖案330之另一側邊之一第二平均位置X02。進一步，計算第一平均位置與第二平均位置之平均值，獲得第二標記圖案220與第三標記圖案330之共同的中心位置X0。接著，量測第四半導體層400之第四標記圖案440於X座標軸方向的中心位置。參考第2D圖，藉由對準掃描量測位於X座標軸方向的第四半導體層400之第四線型圖案440，獲得此第四線型圖案440位於X座標軸方向的中心位置X1。當X1值與X0值於誤差範圍內，表示第四半導體層之曝光圖案與第二半導體層、第三半導體層中的曝光圖案於第一維方向上係對準的。

[第二實施例]

第3A圖係顯示於一第一半導體層上形成之第一標記圖案。如第3A圖所示，第一標記圖案包括一對平行的第一線型圖案110。上述第一標記圖案110係使用具有一對平行的直線的第一光罩圖案，藉由曝光、顯影於一第一半導體層100上形成。

接著，第3B圖係顯示於一第二半導體層上形成之第二標記圖案。如第3B圖所示，第二標記圖案包括一第二線型圖案220，其位於上述第一線型圖案110之一側端且垂直於上述第一線型圖案110。上述第二標記圖案220係使用具有一直線的第二光罩圖案，藉由曝光、顯影於一第二半導體層200上形成。

接著，第3C圖係顯示於一第三半導體層上形成之第三標記圖案。如第3C圖所示，第三標記圖案包括一第三線型



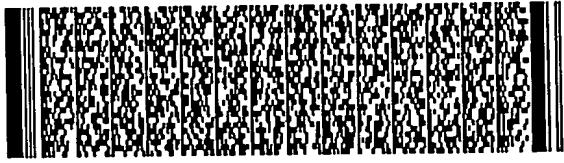
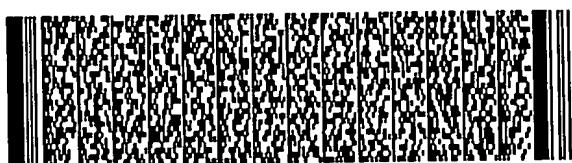
五、發明說明 (9)

圖案330，其位於上述第一線型圖案110之另一側端且垂直於上述第一線型圖案110。上述第三標記圖案330係使用具有一直線的一第三光罩圖案，藉由曝光、顯影於一第三半導體層300上形成。

如第3C圖所示，上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成一第一矩形框500；其中第一標記圖案110位於此第一矩形框500之一第一平行對邊510上，第二標記圖案220與第三標記圖案330形成此第一矩形框500之一第二平行對邊520。上述第三線型圖案330與上述第二線型圖案220平行，且分別位於此第二平行對邊520之兩側上。

接著，第3D圖係顯示於一第四半導體層上形成之第四標記圖案。如第3D圖所示，第四標記圖案包括排列成一第二矩形框600的一第四標記圖案440。上述第四標記圖案440係使用排列成矩形的四直線的一第四光罩圖案，藉由曝光、顯影於一第四半導體層400上形成。如第3D圖所示，上述第四標記圖案440重疊排列於上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成的第一矩形框500的內部。

接著，進行對準掃描(overlay scan)量測第一半導體層、第二半導體層、第三半導體層與第四半導體層中的曝光圖案是否對準。參考第3D圖，第一半導體層100之第一標記圖案110於一第一維方向(即y座標軸方向)具有一中心位置Y'0。重疊的第四半導體層400之第四標記圖案440藉



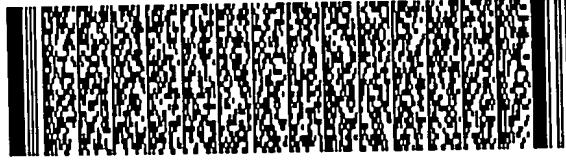
五、發明說明 (10)

由對準掃描量測得y軸方向的位置Y'1。當Y'1值與Y'0值於誤差範圍內，表示第四半導體層之曝光圖案與第一半導體層於第一維方向上係對準的。

接著，藉由對準掃描量測第二半導體層之第二標記圖案與第三半導體層之第三標記圖案之中心位置。首先，量測上述第二平行對邊520之一側邊，也就是位於第二維方向的側邊，獲得第二線型圖案220之位置X'01。接著，量測上述第二平行對邊520之另一側邊，獲得第三線型圖案330之位置X'02。進一步，計算位置X'01與位置X'02之平均值，獲得第二標記圖案220與第三標記圖案330之共同的中心位置X'0。接著，量測第四半導體層之第四標記圖案於X座標軸方向的中心位置。參考第3D圖，藉由對準掃描量測位於X座標軸方向的第四半導體400之第四線型圖案440，獲得此第四線型圖案位於X座標軸方向的中心位置X'1。當X'1值與X'0值於誤差範圍內，表示第四半導體層之曝光圖案與第二半導體層、第三半導體層中的曝光圖案於第一維方向上係對準的。

第4A圖係顯示本發明第一實施例之一種變化。於本發明中，第二線型圖案220重疊於上述第三線型圖案330之外側，且上述第二線型圖案220之間距大於上述第三線型圖案330之間距。此外，上述第三線型圖案330與上述第二線型圖案220保持平行。

第4B圖係顯示本發明第一實施例之另一種變化。於本發明中，第四標記圖案包括一第二矩形的一第四標記圖案



五、發明說明 (11)

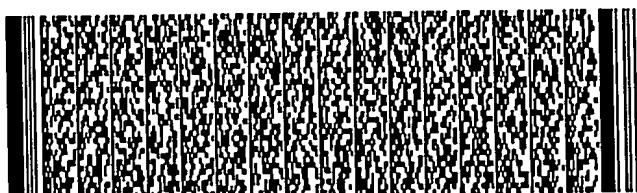
440。上述第四標記圖案係使用矩形圖案的一第四光罩圖案，藉由曝光、顯影於一第四半導體層上形成。如第4B圖所示，上述第四標記圖案440重疊排列於上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成的第一矩形框500的內部。

第4C圖係顯示本發明第一實施例之再一種變化。於本發明中，第四記圖案包括排列成一第二矩形框600的一第四標記圖案440。上述第四標記圖案440係使用排列成矩形的四直線的一第四光罩圖案，藉由曝光、顯影於一第四半導體層400上形成。如第4C圖所示，上述第四標記圖案440重疊地包圍上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成的第一矩形框500。

第4D圖係顯示本發明第二實施例之另一種變化。於本發明中，第四記圖案包括排列成一第二矩形框600的一第四標記圖案440。上述第四標記圖案440係使用排列成矩形的四直線的一第四光罩圖案，藉由曝光、顯影於一第四半導體層400上形成。如第4D圖所示，上述第四標記圖案440重疊地包圍上述第一線型圖案110、第二線型圖案220與第三線型圖案330重疊排列成的第一矩形框500。

當上述第四半導體層之標記圖案與上述第一半導體層、第二半導體層及第三半導體層上之標記圖案係不對準時，移除第四半導體層之曝光圖案後，再形成具有對準的標記圖案的第四半導體層。

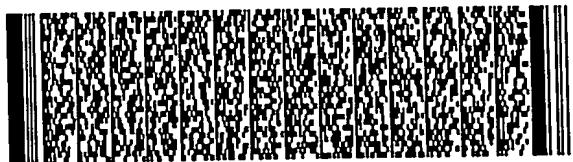
根據本發明之第一實施例與第二實施例，可獲得第四



五、發明說明 (12)

半導體層上之曝光圖案與第一半導體層上的曝光圖案於一第一維方向上係對準的。此外，更可以獲得第四半導體層上之曝光圖案與第二半導體層及第三半導體層上之曝光圖案於垂直於上述第一維方向上係對準的。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



六、申請專利範圍

1. 一種監視四層半導體層上曝光圖案精確度的方法，
包括下列步驟：

依序於一第一半導體層上形成一第一標記圖案、於上述第二半導體層上形成一第二標記圖案、於上述第三半導體層上形成一第三標記圖案及於上述第四半導體層上形成一第四標記圖案，其中上述第一標記圖案、第二標記圖案與第三標記圖案重疊形成一第一矩形框，且該第一矩形框重疊地包圍上述第四標記圖案，第一標記圖案位於此第一矩形框之一第一平行對邊上，第二標記圖案與第三標記圖案形成此第一矩形框之一第二平行對邊；

量測上述第四標記圖案與上述第一標記圖案之精確性；以及

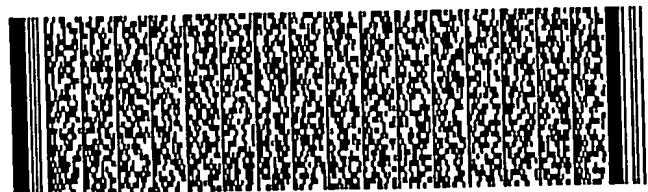
量測上述第四標記圖案與上述第二標記圖案及第三標記圖案之精確性。

2. 如申請專利範圍第1項所述的方法，其中上述第二標記圖案包括一對平行的第二線型圖案，分別位於上述第二平行對邊之內側。

3. 如申請專利範圍第2項所述的方法，其中上述第三標記圖案包括一對平行的第三線型圖案，分別位於上述第二平行對邊之外側。

4. 如申請專利範圍第1項所述的方法，其中上述第四標記圖案包括一第四線型圖案，排列成一第二矩形框。

5. 如申請專利範圍第1項所述的方法，其中上述第一標記圖案包括兩對互相平行的第一線型圖案，分別位於上



六、申請專利範圍

述第一平行對邊上。

6. 如申請專利範圍第1項所述的方法，其中上述第一標記圖案包括一對平行的第一線型圖案，分別位於上述第一平行對邊上。

7. 如申請專利範圍第1項所述的方法，更包括下列步驟：

量測上述第一標記圖案，於一第一維方向獲得一第一位置；以及

量測上述第四標記圖案，於一第一維方向獲得一第二位置，且檢查上述第一位置與第二位置是否滿足一既定誤差。

8. 如申請專利範圍第3項所述的方法，更包括下列步驟：

量測上述第二平行對邊之一側邊，獲得具有第二線型圖案與第三線型圖案之該側邊之一第一平均位置；

量測上述第二平行對邊之另一側邊，獲得具有第二線型圖案與第三線型圖案之另一側邊之一第二平均位置；

計算第一平均位置與第二平均位置之平均值，獲得第二標記圖案與第三標記圖案之共同的一第三位置；

於平行於上述第一平行對邊方向上，藉由對準掃描量測第四半導體層之第四標記圖案，獲得此第四標記圖案於平行於上述第一平行對邊之方向的一第四位置；以及

檢查上述第三位置與第四位置是否滿足一既定誤差。

9. 如申請專利範圍第1項所述的方法，其中上述第二



六、申請專利範圍

標記圖案包括一第二線型圖案，位於上述第二平行對邊之一側邊；以及

上述第三標記圖案包括一第三線型圖案，位於上述第二平行對邊之另一側邊。

10. 如申請專利範圍第9項所述的方法，更包括下列步驟：

量測上述第二平行對邊之一側邊，獲得第二線型圖案之位置X' 01；

量測上述第二平行對邊之另一側邊，獲得第三線型圖案之位置X' 02；

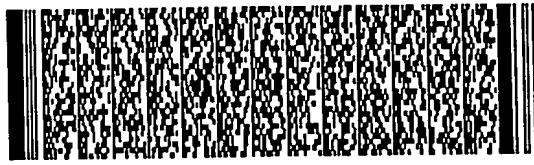
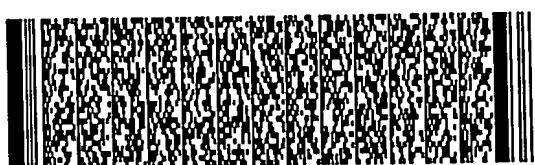
計算位置X' 01與位置X' 02之平均值，獲得第二標記圖案與第三標記圖案之共同的第三位置；

於平行於上述第一平行對邊方向上，藉由對準掃描量測第四半導體層之第四標記圖案，獲得此第四標記圖案於平行於上述第一平行對邊之方向的一第四位置；以及

檢查上述第三位置與第四位置是否滿足一既定誤差。

11. 一種監視四層半導體層上曝光圖案精確度的方法，包括下列步驟：

依序於一第一半導體層上形成一第一標記圖案、於上述第二半導體層上形成一第二標記圖案、於上述第三半導體層上形成一第三標記圖案及於上述第四半導體層上形成一第四標記圖案，其中上述第一標記圖案、第二標記圖案與第三標記圖案重疊形成一第一矩型框，上述第四標記圖案排列成一第二矩形框，且該第二矩形框重疊地包圍上述



六、申請專利範圍

第一矩形框，第一標記圖案位於此第一矩形框之一第一平行對邊上，第二標記圖案與第三標記圖案形成此第一矩形框之一第二平行對邊；

量測上述第四標記圖案與上述第一標記圖案之精確性；以及

量測上述第四標記圖案與上述第二標記圖案及第三標記圖案之精確性。

12. 如申請專利範圍第11項所述的方法，其中上述第二標記圖案包括一對平行的第二線型圖案，分別位於上述第二平行對邊之內側。

13. 如申請專利範圍第12項所述的方法，其中上述第三標記圖案包括一對平行的第三線型圖案，分別位於上述第二平行對邊之外側。

14. 如申請專利範圍第11項所述的方法，其中上述第二標記圖案包括一第二線型圖案，位於上述第二平行對邊之一側邊；以及

上述第三標記圖案包括一第三線型圖案，位於上述第二平行對邊之另一側邊。

15. 如申請專利範圍第11項所述的方法，其中上述第一標記圖案包括兩對互相平行的第一線型圖案，分別位於上述第一平行對邊上。

16. 如申請專利範圍第11項所述的方法，其中上述第一標記圖案包括一對平行的第一線型圖案，分別位於上述第一平行對邊上。



六、申請專利範圍

17. 如申請專利範圍第11項所述的方法，更包括下列步驟：

量測上述第一標記圖案，於一第一維方向獲得一第一位置；以及

量測上述第四標記圖案，於一第一維方向獲得一第二位置，且檢查上述第一位置與第二位置是否滿足一既定誤差。

18. 如申請專利範圍第13項所述的方法，更包括下列步驟：

量測上述第二平行對邊之一側邊，獲得具有第二線型圖案與第三線型圖案之該側邊之一第一平均位置；

量測上述第二平行對邊之另一側邊，獲得具有第二線型圖案與第三線型圖案之另一側邊之一第二平均位置；

計算第一平均位置與第二平均位置之平均值，獲得第二標記圖案與第三標記圖案之共同的一第三位置；

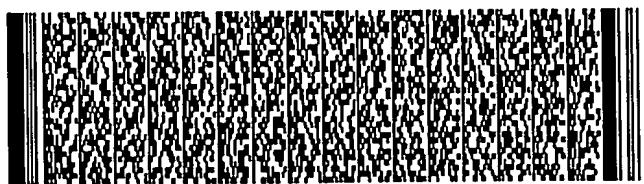
於平行於上述第一平行對邊方向上，藉由對準掃描量測第四半導體層之第四標記圖案，獲得此第四標記圖案於平行於上述第一平行對邊之方向的一第四位置；以及

檢查上述第三位置與第四位置是否滿足一既定誤差。

19. 如申請專利範圍第14項所述的方法，更包括下列步驟：

量測上述第二平行對邊之一側邊，獲得第二線型圖案之一位置X' 01；

量測上述第二平行對邊之另一側邊，獲得第三線型圖



六、申請專利範圍

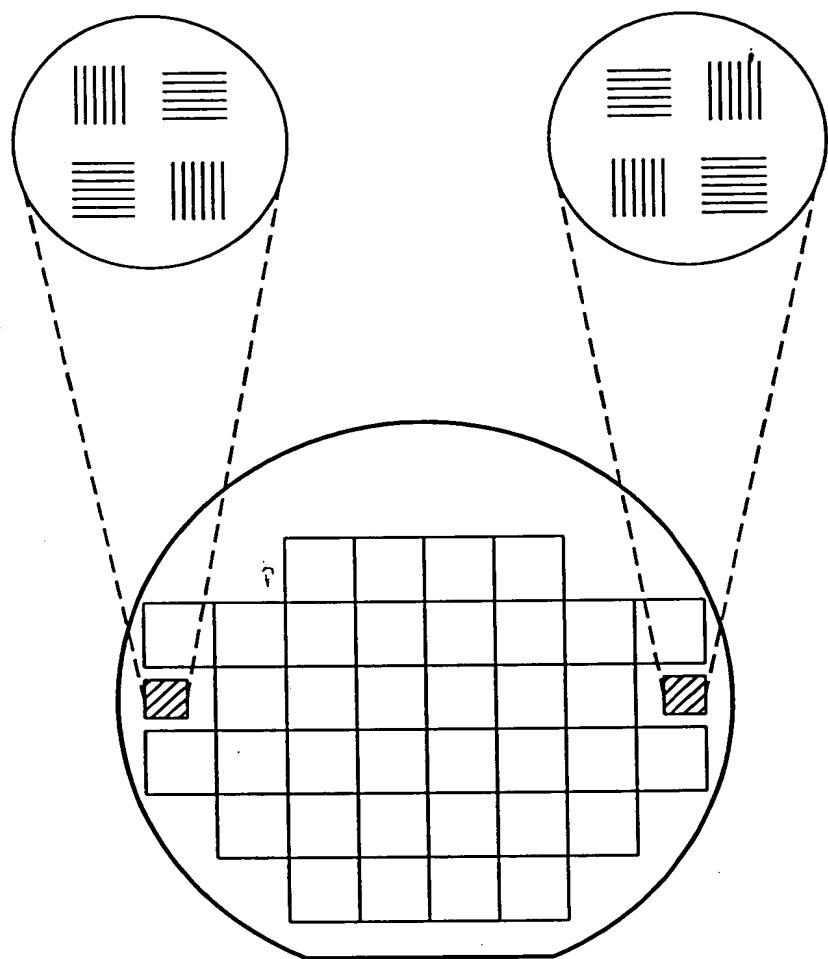
案之另一位置X' 02；

計算位置X' 01與位置X' 02之平均值，獲得第二標記圖案與第三標記圖案之共同的第三位置；

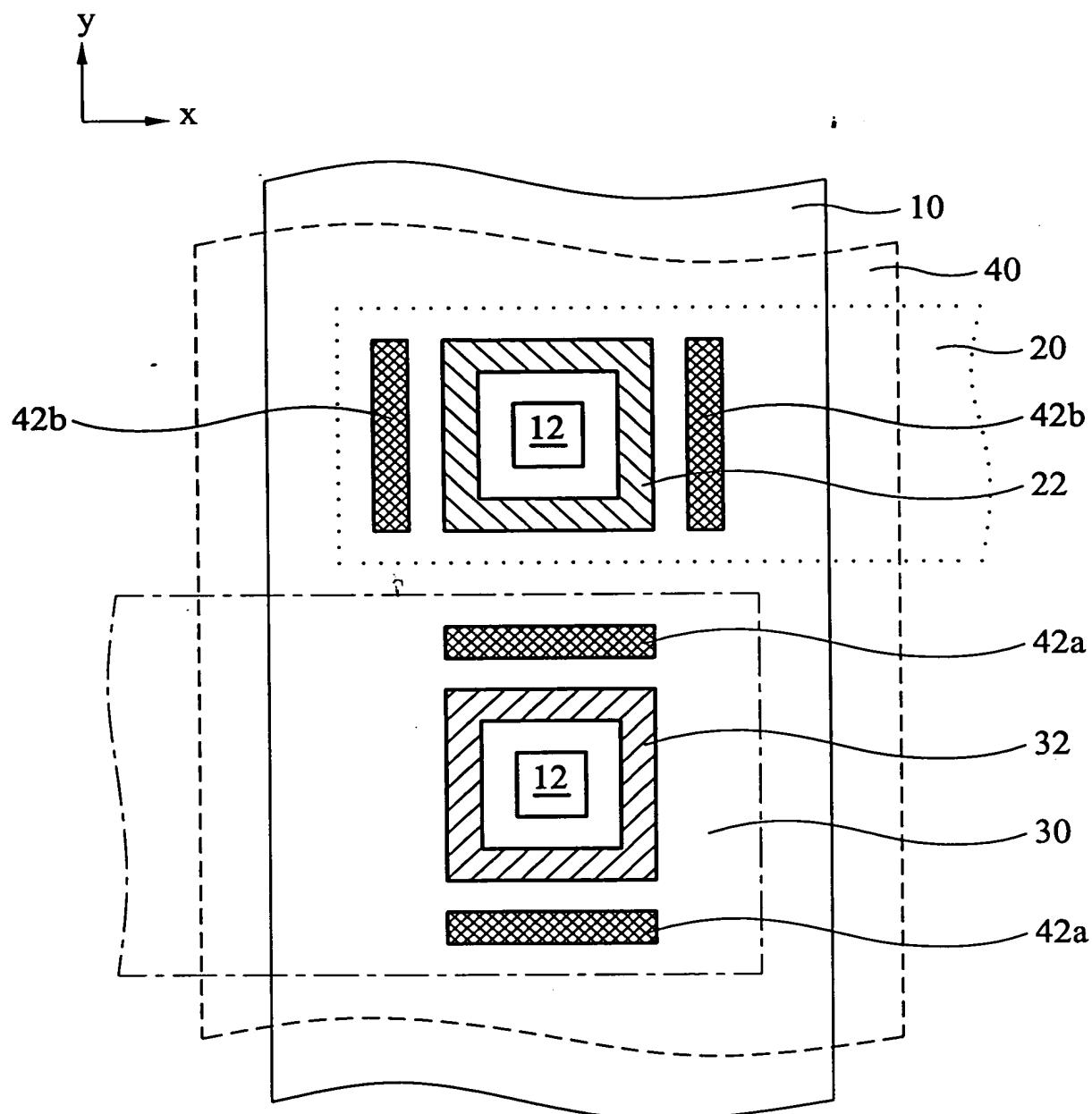
於平行於上述第一平行對邊方向上，藉由對準掃描量測第四半導體層之第四標記圖案，獲得此第四標記圖案於平行於上述第一平行對邊之方向的一第四位置；以及

檢查上述第三位置與第四位置是否滿足一既定誤差。

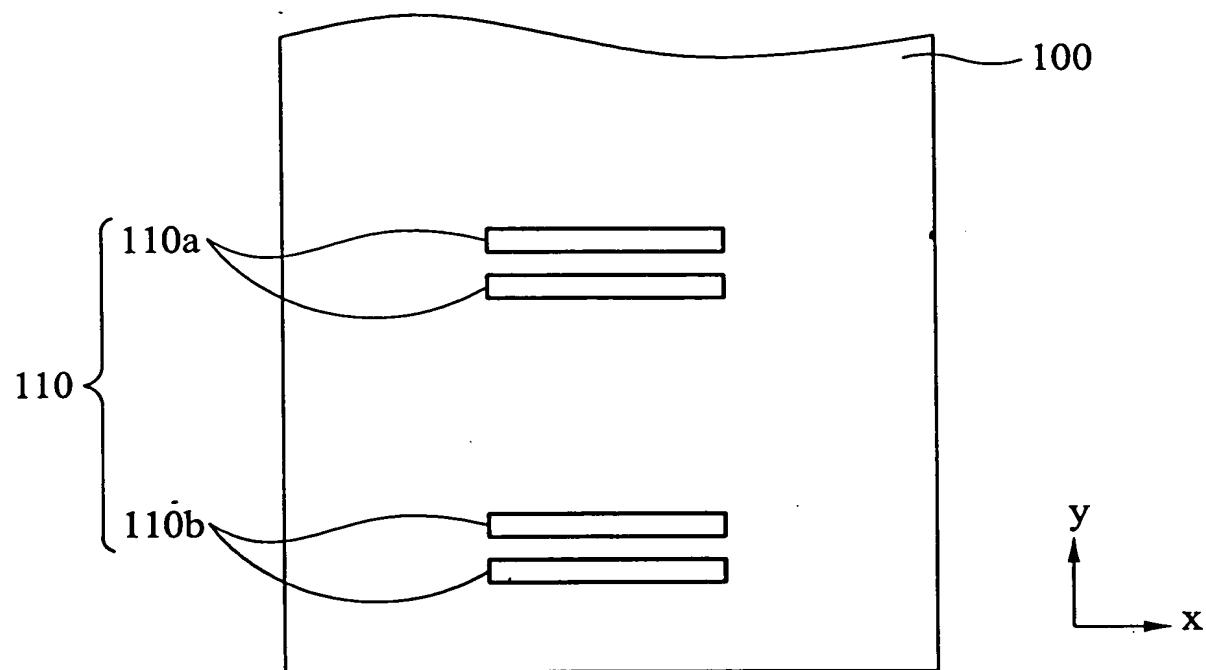




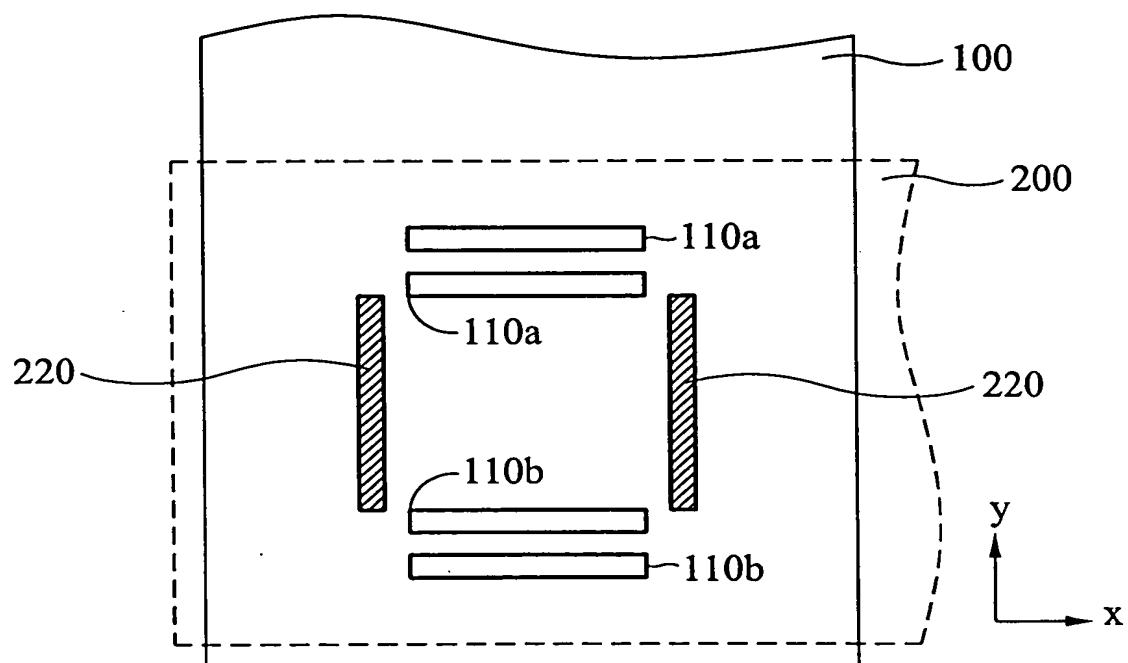
第1A圖



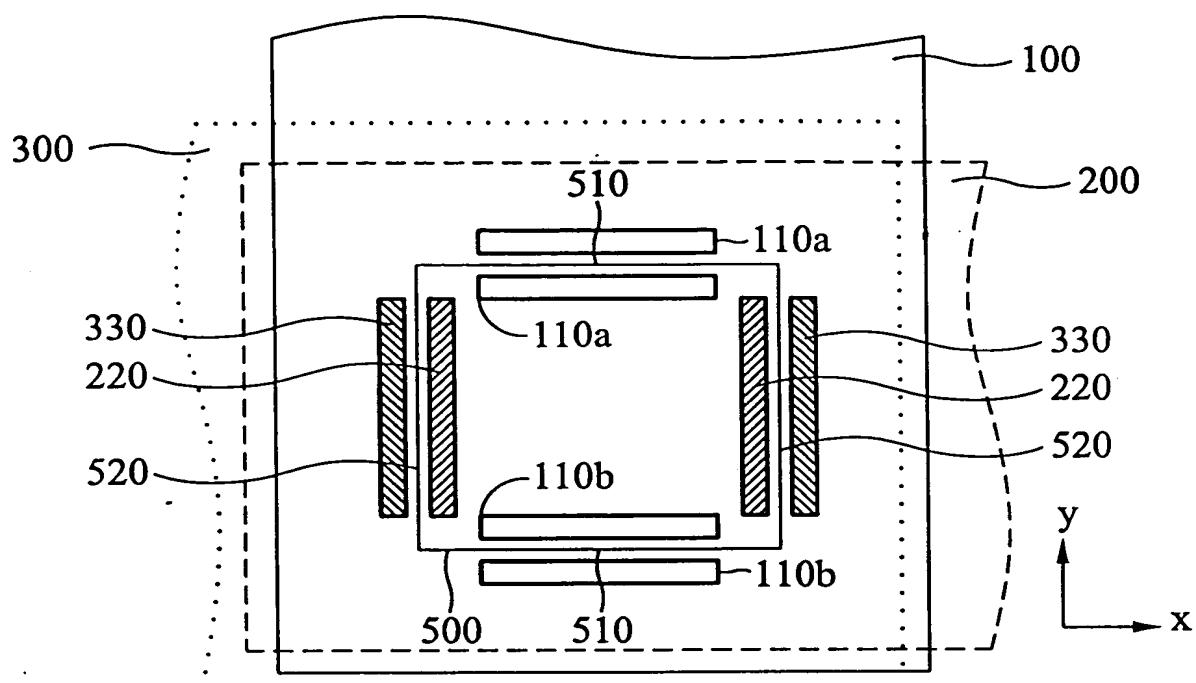
第 1B 圖



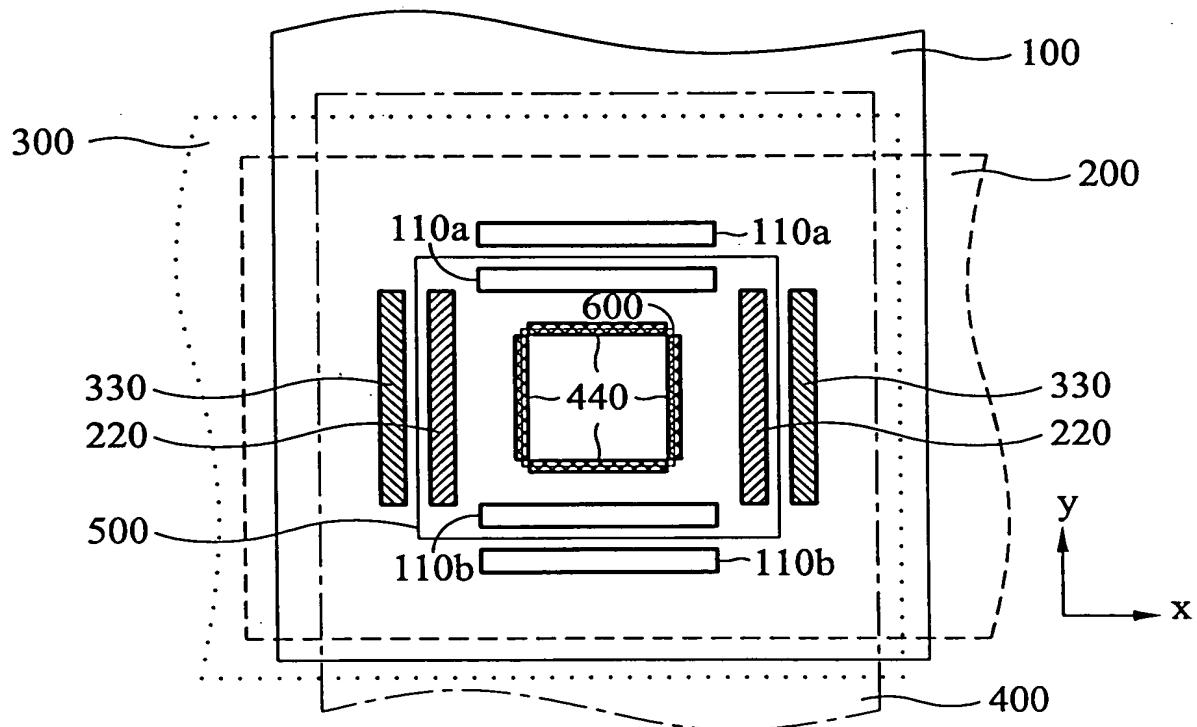
第 2A 圖



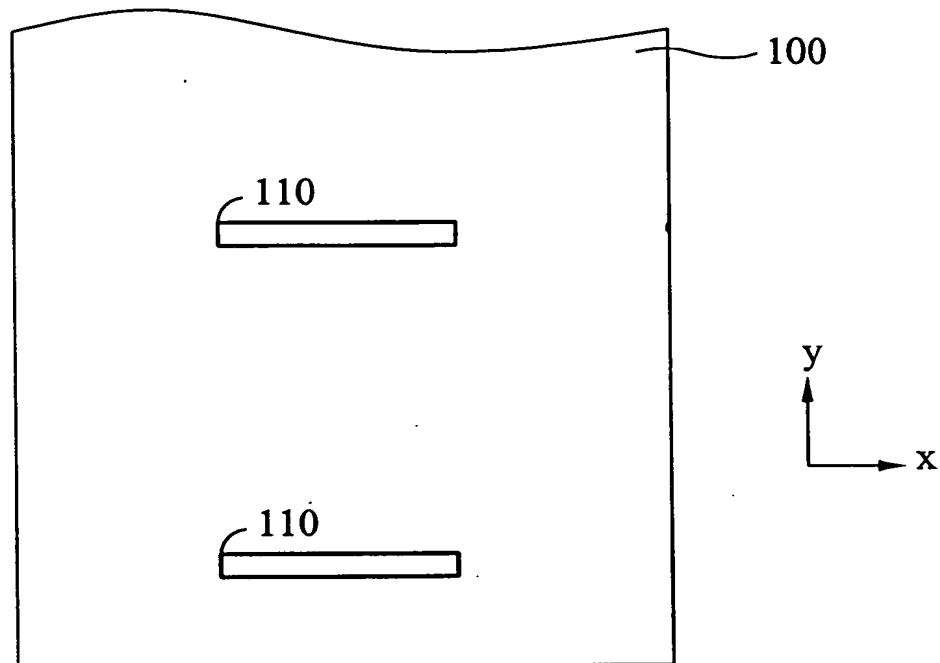
第 2B 圖



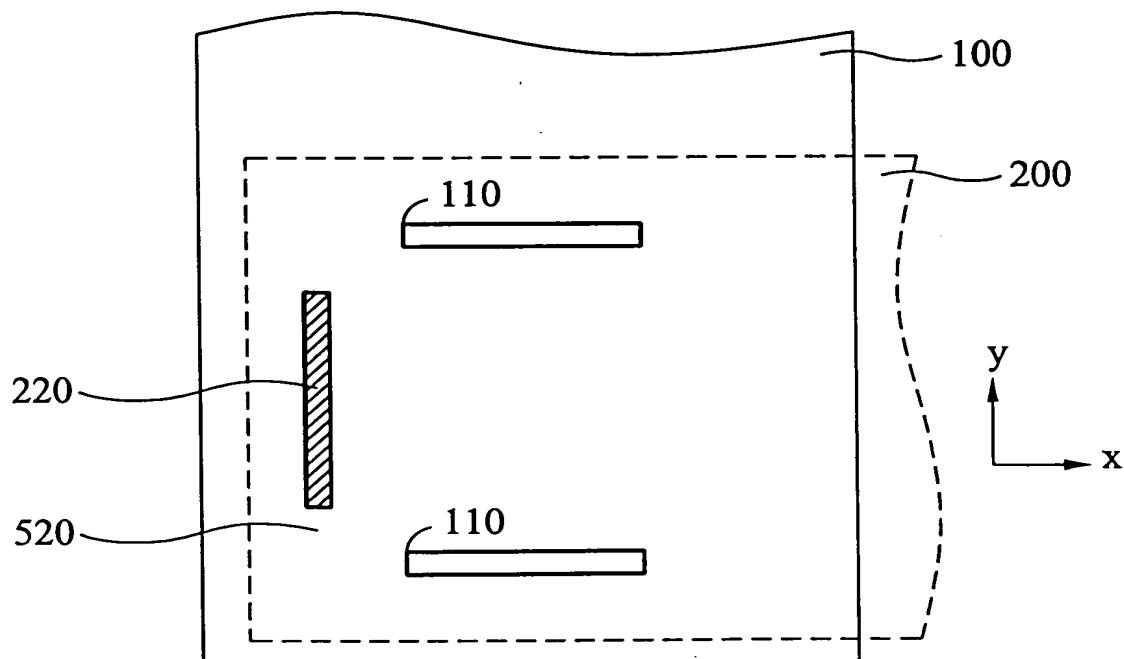
第 2C 圖



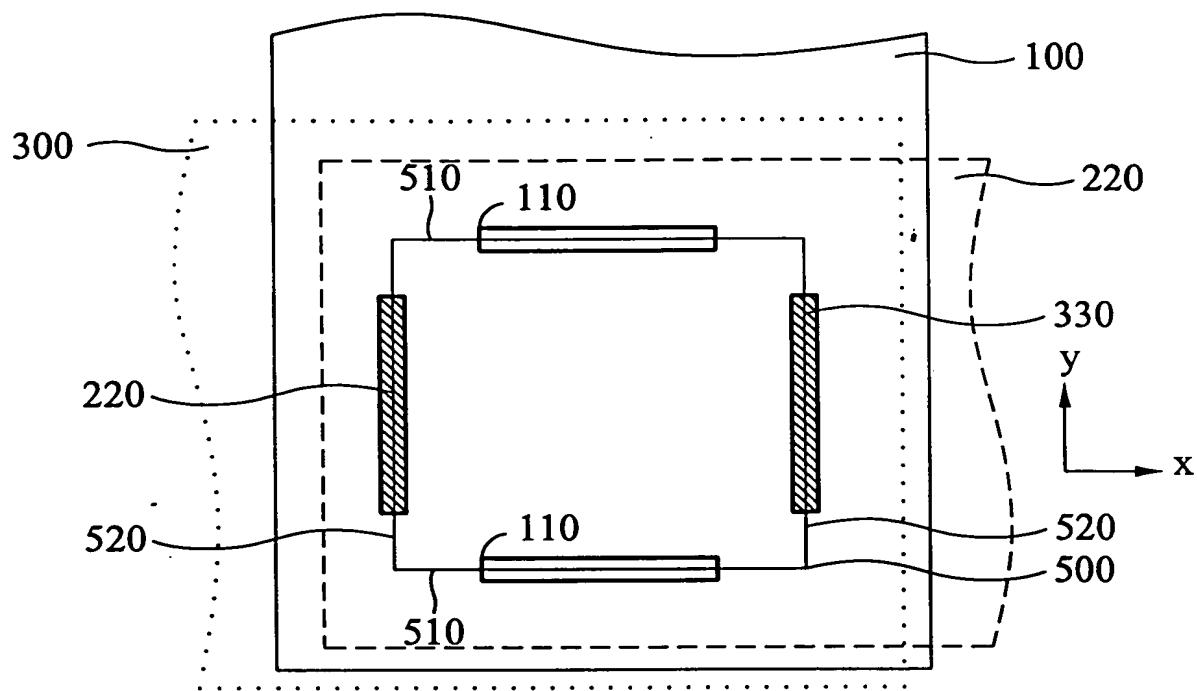
第 2D 圖



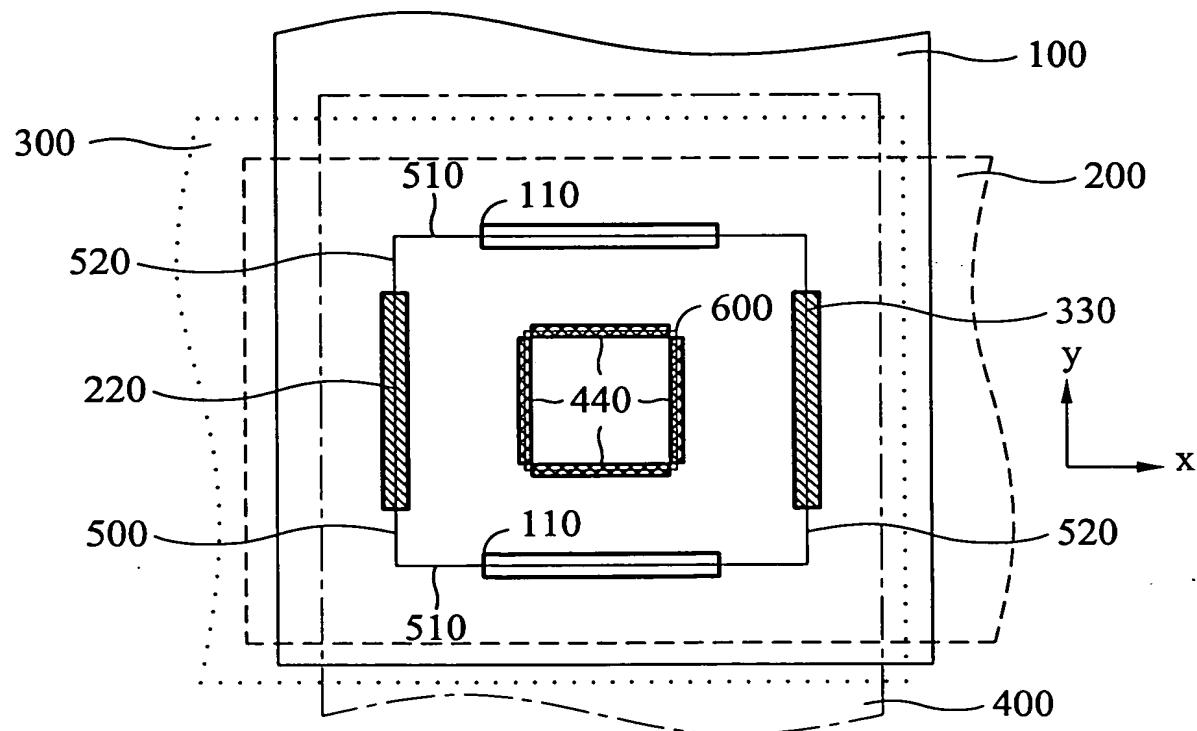
第3A圖



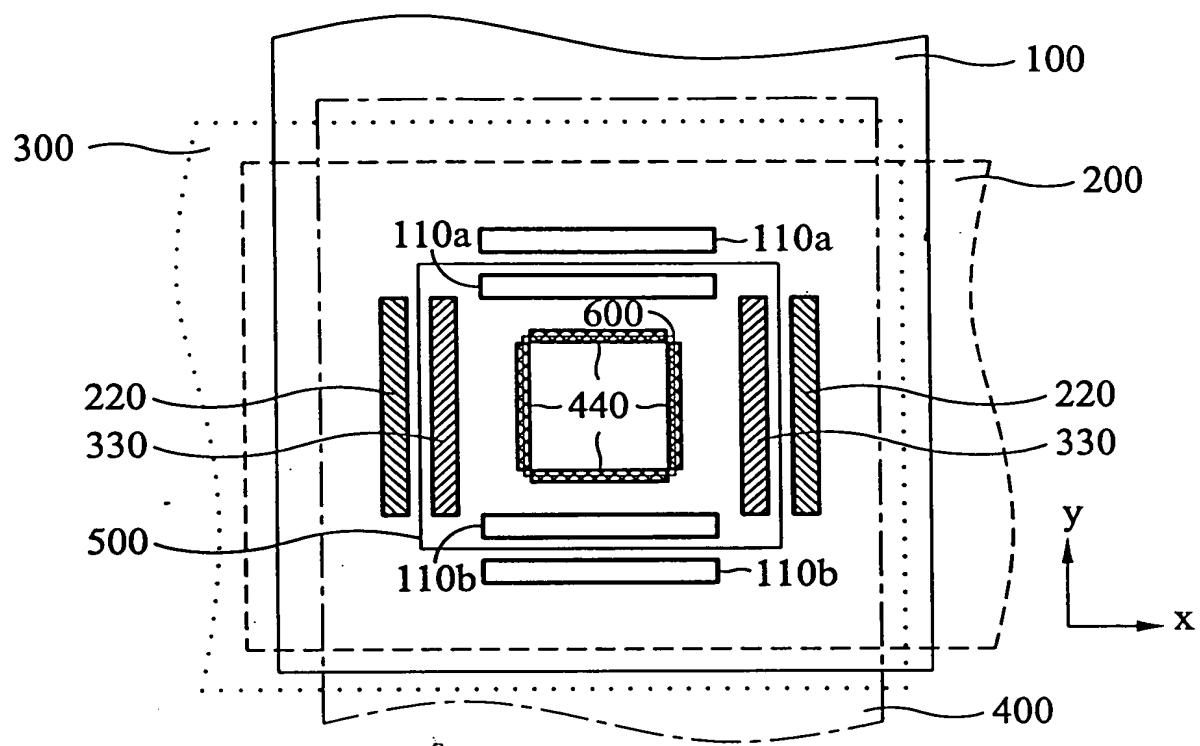
第3B圖



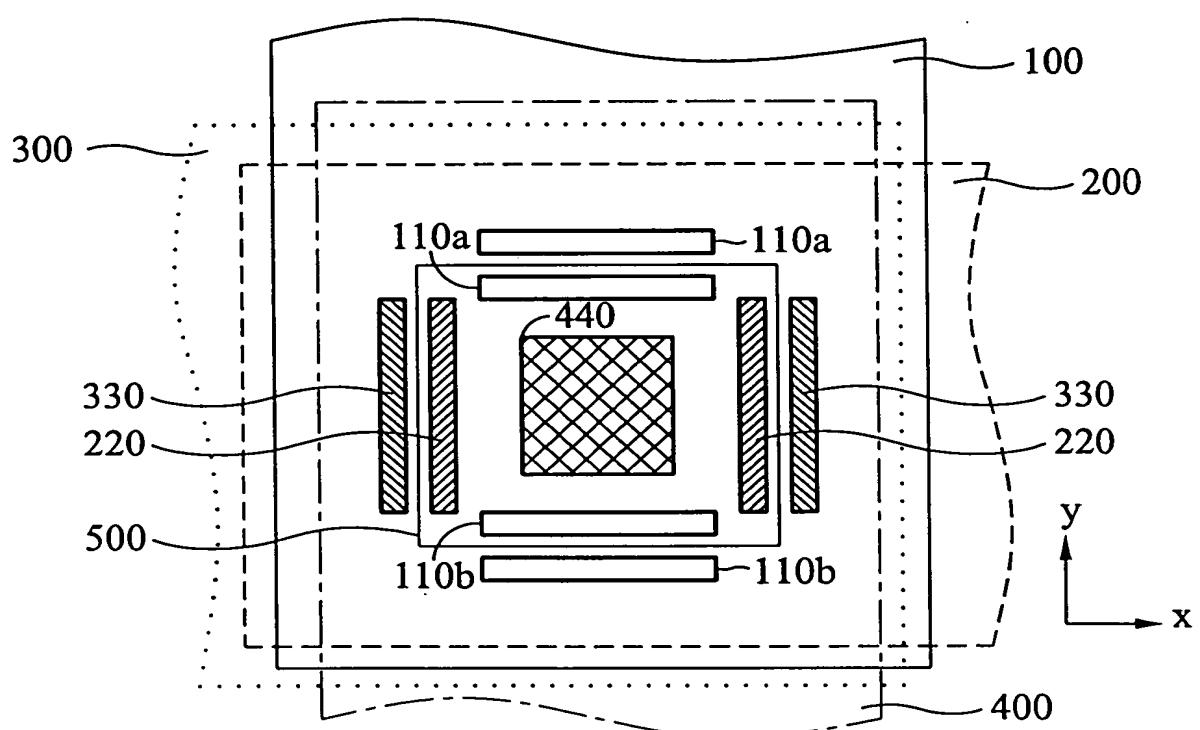
第3C圖



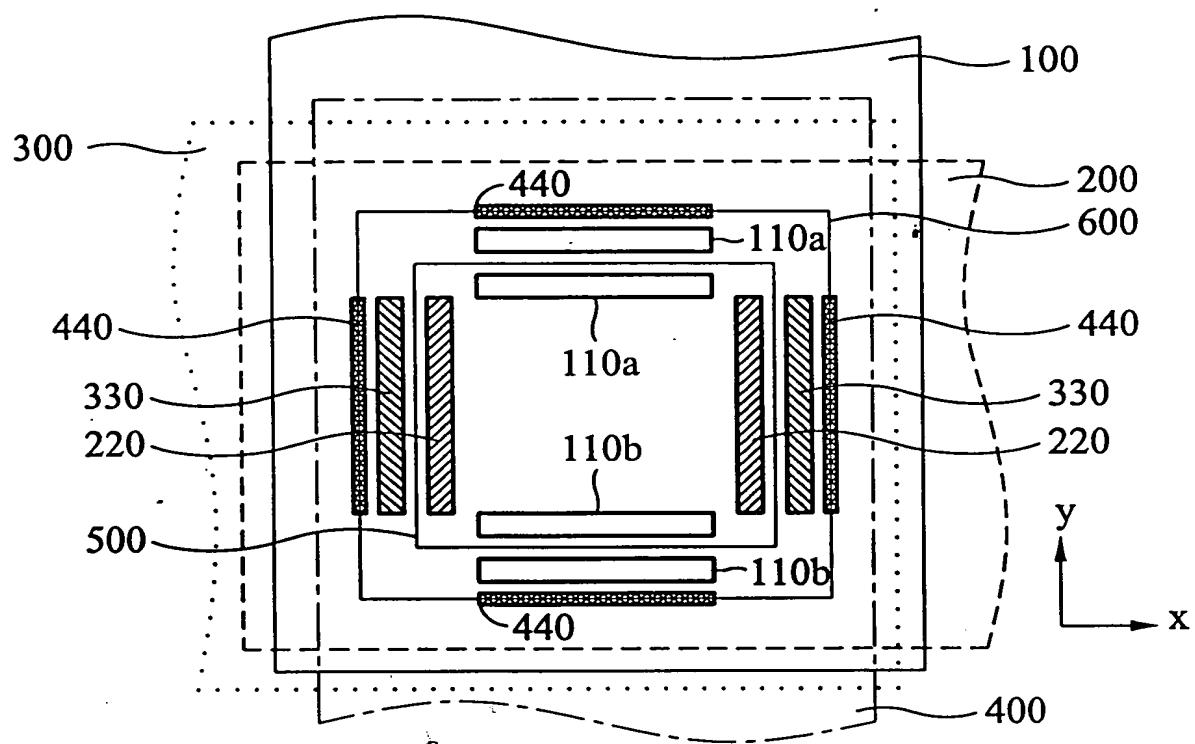
第3D圖



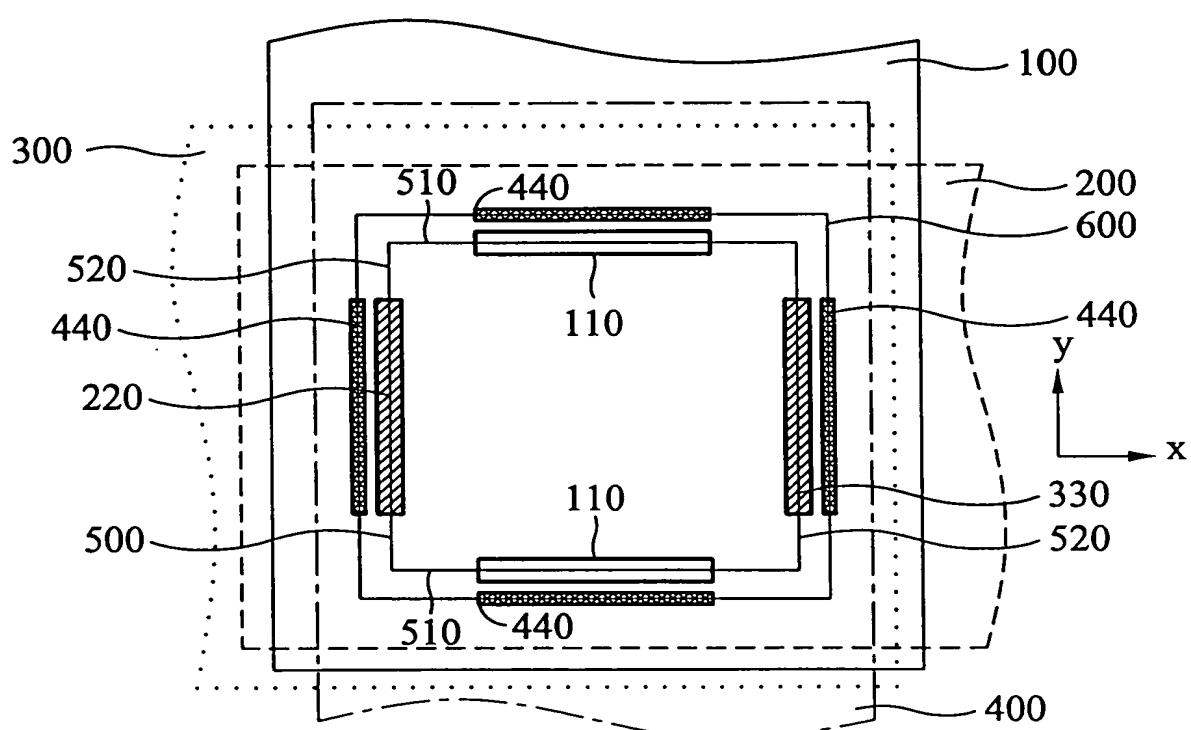
第4A圖



第4B圖

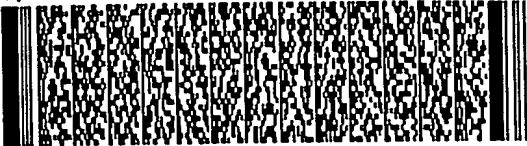


第4C圖

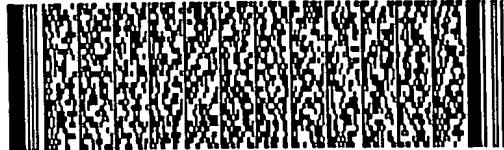


第4D圖

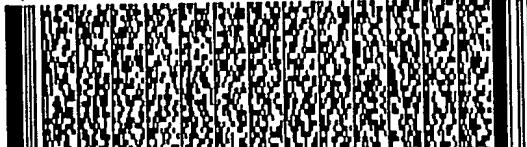
第 1/21 頁



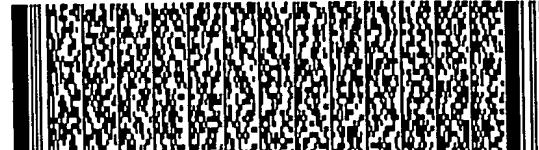
第 2/21 頁



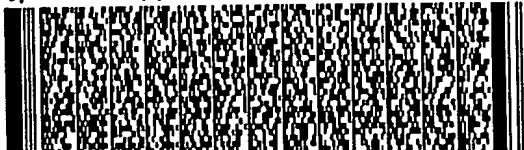
第 4/21 頁



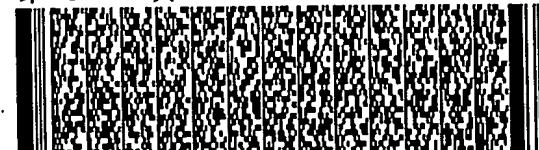
第 4/21 頁



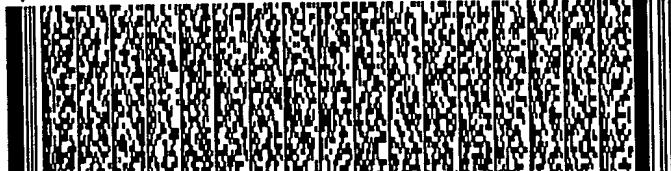
第 5/21 頁



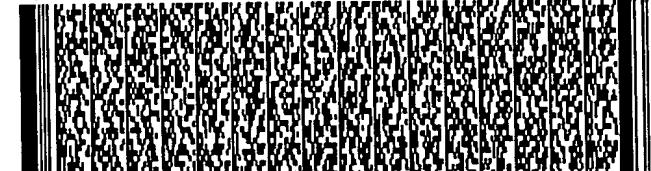
第 5/21 頁



第 6/21 頁



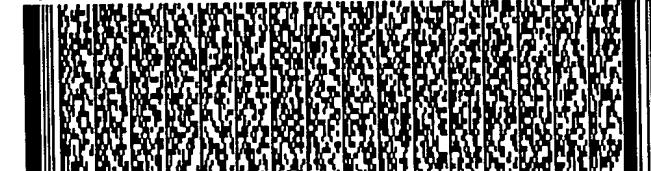
第 7/21 頁



第 8/21 頁



第 9/21 頁



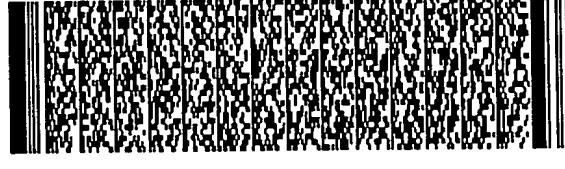
第 10/21 頁



第 10/21 頁



第 11/21 頁



第 11/21 頁



第 12/21 頁



第 12/21 頁



申請案件名稱:監視四層半導體層上曝光圖案精確度的方法

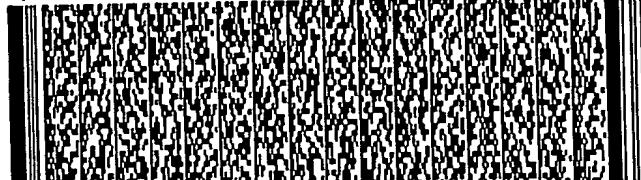
第 13/21 頁



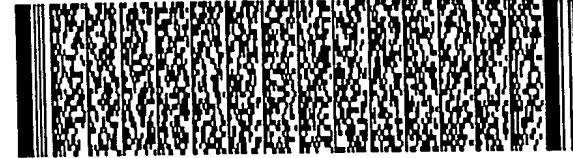
第 13/21 頁



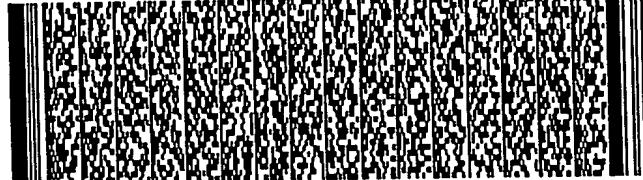
第 14/21 頁



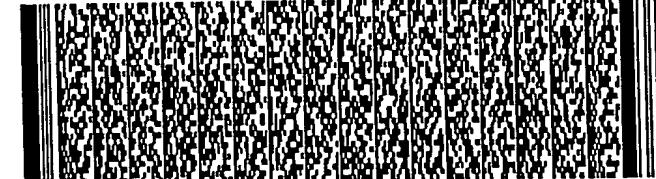
第 15/21 頁



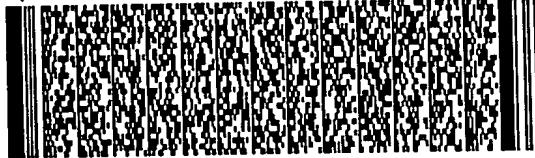
第 16/21 頁



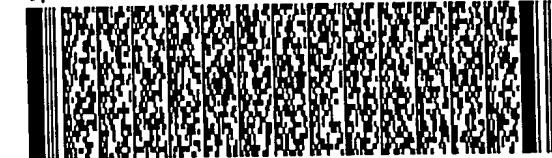
第 17/21 頁



第 18/21 頁



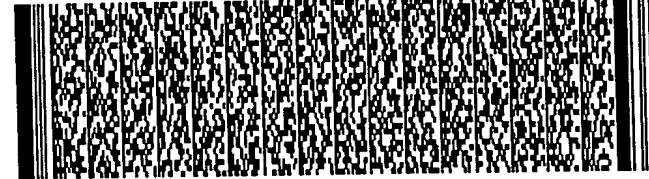
第 18/21 頁



第 19/21 頁



第 20/21 頁



第 21/21 頁



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.